

(11) Publication number: **04094545** A

Generated Document.

# PATENT ABSTRACTS OF JAPAN

(21) Application number: 02213407

(51) Intl. Cl.: H01L 21/331 H01L 21/265

H01L 27/082 H01L 29/73

(22) Application date: 10.08.90

(30) Priority:

(43) Date of application

26.03.92

publication:

(84) Designated contracting states: (71) Applicant: FUJITSU LTD

(72) Inventor: IRINO KIYOSHI

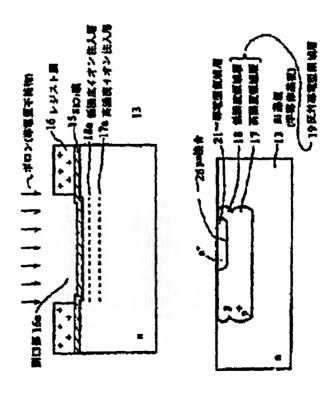
(74) Representative:

# (54) **BIPOLAR** TRANSISTOR

(57) Abstract:

PURPOSE: To reduce reverse current at a base-collector junction and to suppress its dispersion by forming a reverse conductivity region layer having a shallow lowdoped region layer and a deep high-doped region layer in a conductivity-I semiconductor substrate and by making this low-doped region layer incorporate a conductivity-I region layer.

CONSTITUTION: Boron ions are implanted into an ntype Si substrate 13 at an acceleration energy of about 1MeV and a dosage of 3×1014cm-2 or more to form a P-type high-doped ion implanted layer 17a. Next, boron ions are implanted at an



; · · · »,

60KeV and a dosage of about 1×1012cm-2 to form a lowdoped ion implanted layer 18a. Then, heat treatment is conducted for about 30min at a temperature of about 1000° C to form a high-doped region layer 17 and a lowdoped region layer 18: these two layers serve as collector region layers 19 (reverse conductivity region layer). Successively, phosphorus ions are implanted selectively into the low-doped region layer 18 at an acceleration energy of about 160Kev and a dosage of about 1×1014cm-2 to form a conductivity-I region layer 2. This process can provide vertical bipolar transistors of small absolute value of leakage current in a collectorbase junction and small dispersion in hFE.

COPYRIGHT: (C) 1992, JPO& Japio

			1º Co.
÷			

fint.CL.\*

❸公開 平成 4年(1992) 3月26日

H 01 L 21/331

7210-4M H 27/08 1 0 1 B 7738-4M 21/265 F 7738-4M 審査請求 未請求 請求項の数 2

**9発明の名称** パイポーラトランジスタ

うのと思えるなったといる要素のでの、さん

The second section of the second second

②特 頭 平2-213407

@出 顧 平2(1990)8月10日

の出 願 人

弁理士"岡本 啓三

富士通株式会社 神奈川県川崎市中原区上小田中1015番地

1. 発明の名称、

パイポーラトランジスタ

2. 特許請求の範囲

(1)一導電型の半導体基板に、浅い低端皮領域層と 深い高端度領域圏とからなる反対導電型領域層と、 該低濃度領域層内の一導電型領域層とを英値しく 前記高級度領域題は、イオン注入により再型型 不能物が導入されることにより形成され、かつ接 運電型不統物のドーズ量が1×10° ca で以上であ ることを特徴とする半導体装置。

②建求項!記載の反対選定型領域層がコレクタ領。 娘磨、かつ一選電型領域度がベース領域層であり、 **弦ペース領域層内にエミック領域層を有すること** 

3. 発明の詳細な以明 ...

(日本)

・皮婁上の利用分野

- ・発明が解決しようとする課題

- · 英雄例 (第1回~第4回)

半部体強度に関し、更に詳しく言えば、浅い体 温度領域限とイオン注入により形成される深い高 諸皮領域層とからなるコレクタ領域層と、コレク タの低速度領域商内のペース領域層と、ペース領 城屋内のエミッタ領域暦とを有する経型パイポー ラトランジスタに関し、

コレクタ抵抗を増大させることなく、ペース/ ・コレクタ間のPロ接合でのリーク電流を低減し、 かつそのパラツキを抑制することができる程型が イポーラトランジスタを提供することを目的とし、 一導電型の半導体器板に、扱い低端度領域層と 深い高速度領域層とからなる反対再電型領域層と、 故伝法皮領域層内の一導電型領域層とを具備し、

# 特面平4-94545 (2)

H 01-L 21/32

自起高速度視過度は近イオン注入により事業型不一指 で放長によりエピタキシャル度を形成し、その後、 10 高級医療処理上に選択的にコレクタの低級度構成 とにより形成され、かつ資本 CHCHU - XB# 1 x10''cs 'ULTES 層を形成し、更に低級度領域層内にベース領域層

BOSE PARKETANT RAG ※※・大阪城田内にエミック領地田を順次形成して。

しかし、この方法の場合、高森皮領域層を形成 手球体装置に関し、更に詳しく含え、 するための高な型不被物の拡散工程やエピタキシ 強い位置に領域層とようと大い主人により形成された一代ル成長工程が必要であり、工程が多くなる。 れる深い高級は技術器とからなるコレクタ領域策談と一名などって、高エネルギーイボン往人装置の関発に というでは、 しクタの仮選尾領域層内のペース領域層と、 より、各板に電板器いイオン往入を行うことが可 た。他となるに作い、違い高級直接被用を基板内部に ベース領域層内のエミッタ領域層とを有する疑型

直接形成するようになってきている。 パイポーラトランジスタに関する。

· 三01号 5700第5因(+)~(e). は、従来例の報型パイポ 一会で(後来の技術) () 古では中国人工 大学 大学 大学 スターランジスタの作成方法を見明する新聞図で 従来、コレクタ抵抗の伝統のために、半導体器

板の深いところにコンクタの英雄度領域量が投げ、第二元まず、同図(3)。(5)に示すように、英二

この高級技績環境を有する疑型バイボーラトラ ンジスタの作成方法は、基版に選択的に高速度額 被覆を形成した後、この基板上にエピタキシャル …

があるが、結晶欠陥の発生を避けるため、ドーズ 量を [ ×10''cm 以下に抑えている。なお、ドー 大量の下限はコレクタ抵抗の低減のため 6 × 10\*\* cartとしている。

次いで、低エネルギーイオン注入により低級度 のポロンを選択的に高速度イオン往入機もまより も浅く浮入し、英波皮イオンは入渡しまとSi基板 1 表面との間に低端度イオン注入層5 a を形成す る。統いて、問題 (c) に示すように、アニール すると、高速技術地震も及び低速度領域器をから なるコレクタ環境層もが形成される。

"次に、開図(d)に示すように、伝達皮領域層" 5内に選択的にα型のペース領域度 8 を形成した 後、ペース保城版8内に選択的にリ盟のエミッタ 賃援雇9を形成し、その後コレクタ電伍10。ペ 一大塩極11及びエミック電極12を形成すると 経型パイポーラとランジスタが完成する(異図

\$P\$ 医复杂光电热点 医自己医检查检检验检尿病

とかがり・かいた 水麻 たんさく 関東 密えをしば

ネルギーイオン住入により高速度のポロンを選択。 的に五型のSi基板Iに深く導入し、高端度イオン **社入馬4 a を形成する。このとき、コレクタ抵抗** の伝統のためにはポロンを高速度に導入する必要

しかし、作成されだパイポーラトランジスタの コレクダ・ベース間のpn接合2~に进方向の動 伊世圧を印加した場合、アの接合27の逆方风電 液の絶対値が十分に低くならず、 かつパラツキも 大きい。第4回(3)に示す本職免明者の行った

JReezpit-Be/akT) 2004 - Eg:エネルギーパンドギャップ (Siの場合 約f.1 · e V j · t \* -> コチ \* - - - - - - - - 1 1

\* 1 \* 1 9 \* 1 1 1 1 8

ままポルウマン定数をつき (あばしど)(\*)

**で主義対温度** ドーチをを設せるデオターです。 ニー前:定数(拡散電流が主体の場合=1): 再結 合理流が主体の場合=2))リュビニース

この逆方向電波の主体は再結合電流であることが 技がめられた。これは、資エネルギー・高ドーズ 量のイオン注入により導入された結晶欠陥が引送 方向の動作性圧に対応してアゴ接合27から広が った空芝居中に含まれるためと考えられる。

{契明が解決しようとする課題】

並方向せ流(3R)の温度依存性の概査により、。

このため # (AFE を十分に小 本発明に

ベースノコ (リークな 制すること

tiot.

及びその言 otas.

22 - 2 (課題を 上記算 洗い佐装 反对導作 型弧线厂 ン注入 り形成

n iŝ (#

× 10\*

置に、

·通过公支先出的:

(2) 717世年17年16年

13 H

このため、パイポーラトランジスタの電波増植。 率(hFE)を十分に高くできず、かつバラッキ。 を十分に小さくできないという問題がある。

本発明は、かかる従来の問題点に置みてなされたもので、コレクタ抵抗を増大させることなく、ベース/コレクタ間のpn接合での逆方向電流(リーク電流)を低減し、かつそのパランキを抑制することができる経型パイポーラトランジスタ及びその製造方法を提供することを目的とするものである。

。我是说,是为什么。我们都就到了。 "

# 【課題を解決するための手段】

上記課題は、第1に、一導電型の半球体基板に、 後い低濃度領域層と深い高濃度領域層とからなる。 反対導電型領域層と、該低濃度領域層内の一導電 型領域層とを具備し、前記高温度領域層は、イオ ン住人により運電型不純物が導入されることによ り形成され、かつ接導電型不純物のドーズ量が1 ×10<sup>11</sup>cm<sup>11</sup>以上であることを特徴とする半球体装 置によって解決され、

n接合26の逆方向電波(JR)の温度依存性 (第4図(a)。(b))を調査することにより 行った。

第3図(a)の試料の作成条件は、

F 一 ズ 量 … 3 × 10 \*\* c a \* \*\* , 6 × 10 \*\* c a \* \* .

1 ×10'\*cm-\*. 3 ×10"\*cm-\*

アニール条件…温度1000で、時間30分。

アネス

男4図(a)に示すように、ドーズ量が3×10
<sup>13</sup>cm<sup>-2</sup>, 3×10<sup>14</sup>cm<sup>-2</sup>の場合は、逆方向電流(JR)が、

 $JR \propto exp(-Eg/nkT)$ 

B z : エネルギーパンドギャップ (Siの場合

#91.1 e V )

k:ポルツマン定数

进方向印加電圧--5 V

T:絶対温度

n:定数(拡散電波が主体の場合=1、再結

・ 合電波が主体の場合=2)

に従うとき、ユー!にほぼのっており、JR(リ

第1の発明に記載の反対

英型領域層がコレク タ領域層。かつ一部電型領域層がベース領域層で あり、該ベース領域層内にエミック領域層を育す ることを特徴とする半導体装置によって解決され る。

#### (作用)

第2回、第3回(a)。(b)及び第4回(a)。 (b)は、本服発明者の行った実験結果を示す。

្នាក់ជាស្ថិតនៅក្នុង គ្រួបួត

実験に用いた試料は、第2回に示すように、n型のSi茶板(半導体茶板)に、減い低温度領域層18とイオン注入により形成された深い高温度領域層17とからなるp型の反対導電型領域層19と、鉄低器度領域層18内のn型の一導電型領域層21とを有するものを用いた。

実験は、この試料について高級皮質域層 1 7 の 形成条件を積々変えて作成した。即ち、イオン注 入のドーズ量の異なるものを 4 機類(第 3 図 (a))、アニール温度の異なるものを 3 種類 (第 3 図(b))の計7 種類の試料について、p

ーク電流)は拡散電流が主体となっていることを示している。一方、ドーズ量 6 × 10 <sup>13</sup> cm <sup>-2</sup>。 1 × 10 <sup>14</sup> cm <sup>-2</sup> の場合は、n = 1 / 2 にほぼのっており、J R は再結合電流が主体となっていることを示している。拡散電流が主体のものは J R の絶対値が小さい。また、別のJ R の分布調査により拡散電流が主体のものはパラッキも小さくなっている。

上記の実験結果より、次のようなことが推定される。

即ち、ドーズ量が最も小さいば料はもともと結晶欠陥が少ないので、JRは拡散電波が主体で、かつ絶対値も小さい。逆に、ドーズ量が最も大きいは料は、結晶欠陥が最も多いと考えられるが、結晶欠陥が高機度領域層17のほぼ中央部の最大で、は最大陥が再復し、かつりの接合26からの空乏層が最大で、かつりの接合26からでで、一番を終えて結晶欠陥の存在する部分まで広がりまらない。このため、空乏層には結晶欠陥が全まれないので、JRは拡散電波が主体で、かつ絶対値も小さいと考えられる。しかし、ドーズ量が中

間のものは、ドーズ量が十分に大きくないことで 空之間の広がりが大きい。また、結晶欠陥の発生 を抑制するにはドーズ量が十分に小さくない。こ のため、印加電圧に対応して広がる空之層中に結 晶欠陥が含まれ、再結合電波が主体になっている。 ものと考えられる。

第2图(b) の試料の作成条件は、 「デス量量1×10」ce 1000で、1050で、1000で 方面中加速性 5 V 開発が基準に対象を である。

同図(b)に示すように、アニール温度1000で、1050で、1100でと温度が高くなるに使い、順次拡致電流が増加している。これは、アニール温度が高くなるに使い、拡散が進行して高温度領域層17がSI基板13表面の方に広がり、このため、空乏層の広がりが抑制され、空乏層中に結晶大阪が含まれなくなってくるためと考えられる。特に、アニール温度が1100での場合、高速度領域層17

限のイオン缶葉の護和のため、Si 薔板 1 3 上にSi 0.膜 1 5 を形成した後、レジスト膜 1 6 を形成する。続いて、溝 1 4 を目印としてレジスト膜 1 6 をパターニングしてコレクタ領域層を形成すべき 領域に開口部16a を形成する。

次いで、SI 登版 13 に加速エネルギー1 M eV, ドーズ量  $3 \times 10^{14}$  c  $m^{-8}$ でポロンをイオン注入する。これにより、平均飛程(Rp)が約  $2 \mu$  mo、ガウス分布を有する p 型の高速度イオン注入语 17 a が形成される。

次いで、同図(c)に示すように、重度1000でで時間30分間加熱処理を行う。これにより、高温度領域層17が形成されるどともに、高温度領域層17とSi萎板13表面との間に高温度領域層17に接して厚さ約0.6 mmのp型の低速度領域層18が形成される。これらの2層がコレクタ領

の最大環境面 2 7 を越えて空乏塔が結晶 欠陥の存在する部分まで広がりきらず、 JR 電流 単純 散電 液が主体になっている。

以上の実践結果より、ドーズ質 1 × 10 \* ce \* 以上であれば、コレクタ抵抗を増大させることなく、アニール温度の調整によりミリーク電流を伝統されることが可能である。

を必要を含むたまれた。 (実施例) 在思索はよるではいるのである。 (実施例) 在思索はよるではいるのである。

以下、図面を参照しながら本発明の実験例について説明する。

第1図(a)~(e)は、本発明の実施例の経 型パイポーラトランジスタの作成方法について説 明する顧園団である。

ます、同図 Qa)に示すように、抵抗率 I Ωca の n 型のSI基版 (半導体基板) 1 3 に選択的に接い溝 I 4 を形成する。これは後に形成するコレク タ領域増を形成するための位置合わせの目印となる。

次に、同図(b)に示すように、"イギン注人の

抵用19となる。

次いで、同図(d)に示すように、薄い510x限 15を除去した後、新たに絶縁のための腹厚約30 00人の厚い510x限20を形成する。続いて、低速 度領域層18内に選択的にリンを加速エネルギー 160keV。ドーズ量1×10<sup>14</sup>cm<sup>-1</sup>でイオン 注入して深さ約0.3 gmのn型のベース領域層 (一項電型領域層)21を形成する。

次に、同図(e)に示すように、ベース領域暦21内に選択的にポロンをイオン注入して深さ的0.2 mmのn型のエミッタ領域層22を形成する。次いで、SiOz譲20にコレクタコンタクトホール・ベースコンタクトホール及びエミッタコンタクトホールを形成した後、それぞれのコンタクトホールを介してコレクタ領域19、ベース領域第21及びエミッタ領域隔22と接続してコレクタ電極23、ベース電極24及びエミッタ電極25を形成すると経型バイボーラトランジスタが完成する。

以上のようにして作成された経型パイポーラト ランジスタにおいては、高速度領域度17を形成

するたと . ć m : 🖅 している # \_ 7 じている n接合2 含26五 こうこで広がり · 20% ので、事 の逆方向 従来の場 てきる. かさくす TOT. 従って キの小さ no...

> 従って、 領域層に言 合のリー・ バラツキィ が得られる 4. 図面( 第1図に ランジュノ 第2页1 る原理関。 第3図は に用いたむ 第4回に に用いたど 無ち閉と クの製造法 (符号の会 1 -- 51 巻哲

2.7.1

3, 16 ---

# \*

1 × 10 14

するため、通常よりも大きいドーズ曼 3 × 10 \*\*
cm \* でイボン注入し、その後1000℃で加熱処理

従って、SI基板13内には多数の結晶欠陥が生 じているにもかかわらず、コレクタベース間の p n接合26に逆方向電圧を印加する場合、pn接 合26からの空乏層が結晶欠陥の存在する部分ま で広がり着らない。

このため、空之層中には結晶欠陥が含まれないので、第4回(a)に示すように、p n 接合 2 6 の逆方向電波(JR)は、拡散電波が主体となり、従来の場合と比較して絶対値を小さくすることができる。実践によれば、従来と比較して約2 桁も小さくすることができた。また、拡散電波が主体なので、ベラツキも小さくすることができる。

さびって、APEの絶対値が大きく、かつバラッキの小さい報型パイポーラトランジスクのが得られる。

なお、第4図(b)に示すように、ドーズ量が 1×10<sup>14</sup>ce<sup>-4</sup>以上であれば、アニール条件を通当

従って、この高温皮領域層を埋め込みコレクタ 領域層に適用することによりコレクタ・ベース接合のリーク電流の絶対値が小さく、かつ h F E の パラツキの小さい縦型パイポーラトランジスタの が得られる。

### 4. 図面の簡単な説明

第1回は、本発明の実施例の従型バイボーラトランジスクの製造方法について説明する断面図、 第2回は、本発明の半導体装置について説明する原理図、

第3回は、本発明の作用・効果を説明する実験 に用いた試料の運電型不能物の設度分布を示す図、 第4回は、本発明の作用・効果を説明する実験 に用いた試料の逆方向電波の選度依存性を示す図、 第5回は、従来例の経型ペイポーラトランジス タの製造方法について説明する新面図である。

## (符号の説明)

1 -- Si 基板、

2. 7. 15. 20-Si0.股、

3. 16…レジスト膜、

に選ぶことにより J R を小さくすることができる。 また、高温度領域暦 1.7 を形成するためのイオーン ・ 大力 アーズ 登及 プアニール 温度の 条件は、コート ・ レクタ・ベース接合 2.6 のブレークダウン電圧が 動作電圧以上になるように調整される必要がある。

#### (発明の効果

以上のように、本発明の半導体装置によれば、 高温度領域層を形成するため、温念よりも大きい ドーズ量1×10''cm''以上でイオン注入してい るので、半導体番板内には多数の結晶欠陥が生じ ているにもかかわらず、反対導電型領域層と一導 電型領域層との間のPn接合に逆方向電圧を印加 する場合、Pn接合からの空乏層が結晶欠陥の存 在する部分まで広がりきらない。

このため、空乏層中には結晶欠陥が含まれない ので、pn接合の逆方向電流(JR)は、拡散電 流が主体となり、従来の場合と比較して絶対値が 小さくなる。また、拡散電流が主体なので、パラ ツキも小さい。

4、17…高温度領域層、

4 a. 17 a 一首編度イオン注入層、 フェーニ

5. 18 一低温度领域层で :---

5 a、18 a … 保護度イオン住入籍。(\*)

6一コレクタ領域簿、

8一ペース領域層、

9. 22…エミッタ領域層、

10.23…コレクタ電伍、

11.24…ベース電板、

12.25mエミッタ草種、

13~Si基版(半導体基版)、

14一湖、

16…第1のポリシリコン酸(第1の導電膜)、

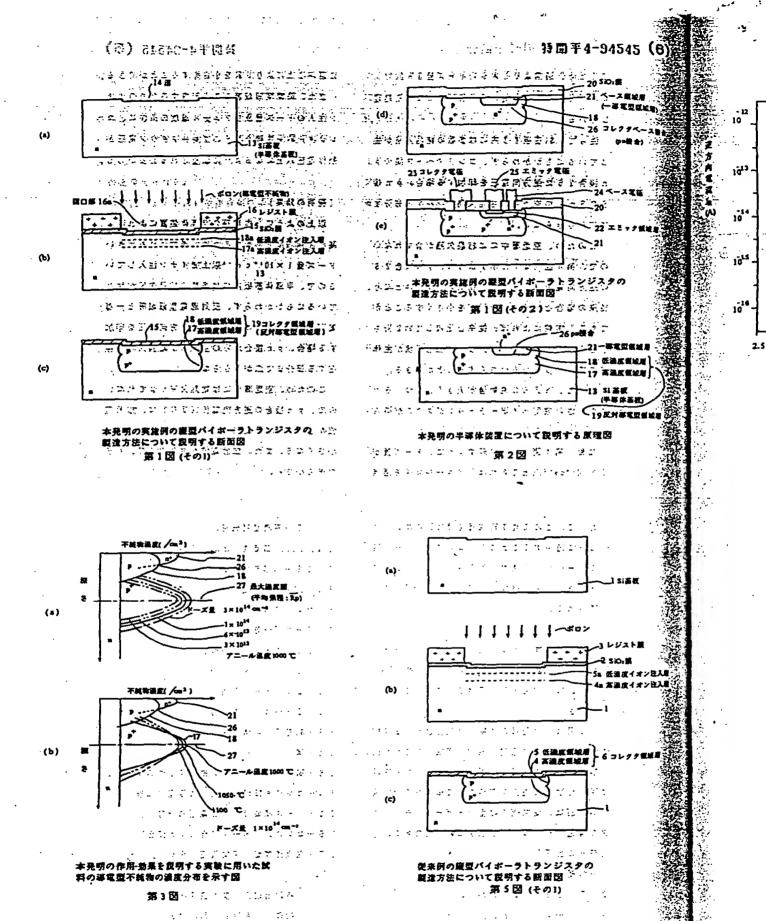
19-コレクタ領域暦(反対導電型領域層)、

21ーペース領域層(一導電型領域層)、

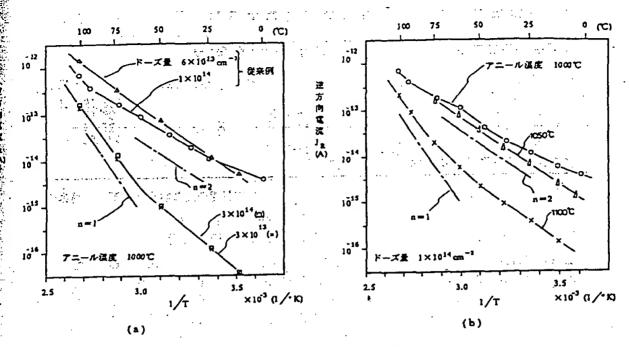
26-コレクタ・ベース接合(pn接合)、

27 ·· 量大碳度面 (平均景程: Rp)。

特許出版人 富士通株式会社 · 代理人 弁理士 阿本芬兰

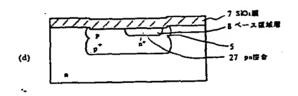


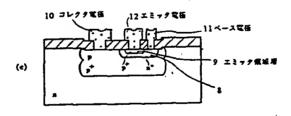
# 特開平4-94545(7)



本発明の作用・効果を説明する実験に用いた 試料の逆方向電流の温度依存性を示す図

第4図





従来例の概型パイポーラトランジスタの 製造方法について説明する断面図 第 \$ 図 (その2)

# (54) BIPOLAR TRANSISTOR

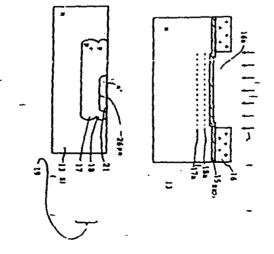
(11) 4-94545 (A) (43) 26.3.1992 (19) JP

(21) Appl. No. 2-213407 (22) 10.8.1990 (71) FUJITSU LTD (72) KIYOSHI IRINO

(51) Int. Cls. H01L21/331, H01L21/265, H01L27/082, H01L29/73

PURPOSE: To reduce reverse current at a base-collector junction and to suppress a conductivity. I region layer. semiconductor substrate and by making this low-doped region layer incorporate low-doped region layer and a deep high-doped region layer in a conductivityits dispersion by forming a reverse conductivity region layer having a shallow

CONSTITUTION: at an acceleration energy of about 160Kev and a dosage of about 1×10'cm' phosphorus ions are implanted selectively into the low-doped region layer 18 as collector region layers 19 (reverse conductivity region layer). Successively doped region layer 17 and a low-doped region layer 18: these two layers serve an acceleration energy of about 1MeV and a dosage of 3×1014cm<sup>-2</sup> or more and small dispersion in hFE. transistors of small absolute value of leakage current in a collector-base junction to form a conductivity. I region layer 2. This process can provide vertical bipolar is conducted for about 30min at a temperature of about 1000°C to form a highto form a P-type high-doped ion implanted layer 17a. Next, boron ions are l x 10'2cm-2 to form a low-doped ion implanted layer 18a. Then, heat treatment implanted at an acceleration energy of about 60KeV and a dosage of about Boron ions are implanted into an n-type Si substrate 13 at



16: resist layer, 15: SiO, film, 26: pn junction, 16a: opening

LEGENDE zu den Bibliographiedaten

(54) Titel der Patentenmeldung

(11) Nummer der JP-A2 Veröffentlichung (71) Anmelder

(21) Aktonzeichen der JP.Anmeldung

(43) Veröffentlichungstog

(22). Anmeldeleg in Japan

(52) Japanische Patentkiessifiketion

151) Internationale Payantklessifikation